DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

01926196 **Image available** ELECTRONIC VIEWFINDER

PUB. NO.:

61-140296 [JP 61140296 A]

PUBLISHED:

June 27, 1986 (19860627)

INVENTOR(s): MISAWA TOSHIYUKI

APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation)

, JP (Japan)

APPL. NO.:

59-263362 [JP 84263362]

FILED:

December 13, 1984 (19841213)

INTL CLASS:

[4] H04N-009/12; G02F-001/133; G09G-003/36

JAPIO CLASS: 44.6 (COMMUNICATION -- Television); 29.2 (PRECISION

INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION --

Other)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL:

Section: E, Section No. 454, Vol. 10, No. 337, Pg. 85,

November 14, 1986 (19861114)

ABSTRACT

PURPOSE: To attain the titled small-sized, thin profile and lightweight viewfinder by using two integrated signal processing circuits as a chrominance signal processing circuit and a timing signal generating circuit, a panel drive interface IC and a driver built-in active matrix panel as major components.

CONSTITUTION: The chrominance signal processing circuit 10, the timing signal generating circuit 11 and the interface circuit 12 are integrated. An active matrix liquid crystal panel 13, gate line drives 14, 15, a matrix 16 and a back light means 17 are constituted. Thus, the small size, thin profile and light weight and low power consumption of the electronic viewfinder are realized by using the TFT active matrix liquid crystal panel as the display, integrating the driver circuit comprising the TFT on the TFT board of the active matrix liquid crystal panel and forming major peripheral circuits for the electronic view finder by integrated circuits in this way.

DIALOG(R)File 352:Derwent WPI

(c) 2001 Derwent Info Ltd. All rts. reserv.

004704934

WPI Acc No: 1986-208276/198632

Electronic view finder for video camera - has panel module as display colour signal treating circuit timing signal generator and interface

NoAbstract Dwg 0/6

Patent Assignee: SEIKO EPSON CORP (SHIH) Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No Kind Date Applicat No Kind Date Week

JP 61140296 Α 19860627 JP 84263362 19841213 198632 B Α

Priority Applications (No Type Date): JP 84263362 A 19841213

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

JP 61140296 Α 6

Title Terms: ELECTRONIC; VIEW; FINDER; VIDEO; CAMERA; PANEL; MODULE; DISPLAY; COLOUR; SIGNAL; TREAT; CIRCUIT; TIME; SIGNAL; GENERATOR;

INTERFACE; NOABSTRACT

Derwent Class: P81; P85; T04; U14; W04

International Patent Class (Additional): G02F-001/13; G09G-003/36;

H04N-009/12

File Segment: EPI; EngPI

19日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

昭61-140296

2発明の名称 電子ビューファインダー

②特 願 昭59-263362

②出 頭 昭59(1984)12月13日

砂発 明 者 三 澤 利 之 諏訪市大和3丁目3番5号 株式会社諏訪精工舎内

の出 願 人 セイコーエブソン株式 東京都新宿区西新宿2丁目4番1号

会社

四代 理 人 弁理士 最 上 務

朔 柏 書

1. 発明の名称

日子ピューファイングー

2. 特許請求の範囲

1) 液晶パネル及びは液晶パネル用ドライバー回路とり取るパネルモジュールと、集積回路化された色信号処理回路、集積回路化されたタイミング信号生成回路及びはパネルモジュールに直結してはパネルモジュールを駆動する集積回路化されたインターフェース回路を具備して収ることを併取とする菓子ビューファインダー。

21 前記版品パネルは、絶級基板上に確膜トランシスタにて形成された両素マトリクスを有するファティブマトリクス版品パネルであり、 15 面景マトリクスと同一の絶験基根上に確認トランジスタで構成されたドライバー回路を無限化して成る版品パネルであることを特敵とする特許請求の範囲第1項記載の電子ビューファインダー。

ま 発明の詳細な説明

〔 選業上の利用分野〕

本見明は、面像表示用液晶パネルを用いた電子 ビューファインが一に関するものであり、放電子 ビューファインが一は民生用ビデオカメラ等に利用される。

(従来の技術)

世来、ビデオカメラのビューファイングー等に
の用する用途で C R T (Calhods Ray Tube) による小型ビデオモニターが 開発され発売されてかり
白黒の小型ビデオモニターはすでに多くの実績を
棲んでいる。しかしながら、フルカラーの小型ビデオモニターは製造団にかいて難しい点が多く、
性能の創に価格が高い等の母由によってまだあまり普及していない。

既に開発され残裂されている電子ビューファイングーの一例を舞る図(d) (b) に示す。カラー受信官は同図(D) に示すごとく、電子鉄1、ジャドウマスク2、けい光図 3 等から構成される。

また、同図(6)に示す様に、電子ビューファイン

特開昭 G1-14029g (2)

グーの回路ブロックは、色復調回路4、同期分離 回路5、垂直傾向回路6、水平傾向回路7、高圧 整流回路8、受像管9によって構成される。

上記の従来例はシャドウマスク方式を採用した例であるが、ビームインデャクス方式の O R I を採用した電子ビューファンダーに関しては文献「テレビ技術」の 1985年9 月号 P. 28 ~ 36 に詳しく記述されている。

(気明が 帯決しようと する 問題 点)

解 1 表に、前述の文献「テレビ技術」 1983年9 月号に掲載された 0 RTによる電子ビューファイングーの経元を示す。

調1投より、CRTによる小型ビデオモニターは、ビデオカメラ等にハンディタイプのビデオカノラのオブションとして使用するには寸法が大きすぎ、重量も重すぎることがわかる。また、消費得力も27世と大きい。

里に、シャドウマスク方式を採用した場合、厚さ 100 am ~ 200 μm の金属板をフォトリングラフィーを用いてエッチングすることによりシャドクマ

本発明は、以上に述べたどときのRIの小型ビデオモニターとしての欠点を解決するものである。 (問題を解決するための手段)

「作用]

電子ビューファイングーの ディスプレイとして TPTによるアクティブマトリクス液晶パネルを 用いること、更に前配アクティブマトリクス液晶 パネルのTPT茶板上にTPTによるドライバー スク孔を形成しなくてはならないため、孔ピッチは 200 4 m 想度が限度である。従って、シャトゥマスク方式による小型 C R T は高解像度化に限界がある。

					
方式			式	2種インデャクス 1/1 方式 前面採光方式	白棉方式
ブラゥン宮	画	面サ	1 ×	1.57%	t 5 #8
	Œ	向	角	3 6*	3 6°
	*	~	ク 径	15 #	130
	集:	光 体	组数	129組	_
	•	子	鉄	.H - U P P	BPF
	٤-	ムスポ	→ トモ	9 0 am#	160 Am 6
	髙		Æ	7. 5 k V	4 k V
	全		是	1 2 9 🚥	108=
垂	Œ	無	健度	3 5 0 T V 本以上	2 7 0 T VX
洒	桑		■ カ	2.7 W	1.7 ₩
大		ŧ	₹	W 250×L150×H76	₩57×L 194×H5
I			₹	7 0 0 g	4000

須 1 摂

回覧を集積化して設けること、及び写子ビューファイングーを構成する主要な周辺回路をサペーク集団路にて形成することによって、電子ビューを発した。 神型化、 軽量化 び に が 発 型 れんが 実 現 される。 まれ、 アクティブックラクス 私品パネルのエミエ 基 板は、 フォトリックラフィーを用いて 集 後回路と 同 環の工程 で 料 造 された め 1 0 4 m ビッチ 程度 まで 面 素 を 酸 細 化 する ことは 容 易 で ある。

(突地例)

無 1 図は、本発明の菓子ビューファイングーの実施例をブロック図にて示したものである。同図にかいて、1 0 は色信号処理回路、1 1はタイングークのではないがである。同図ング信号生成回路、1 2 はインターフェース図はング信号生成回路、1 2 はインターフェース図はがつかいません。1 4 はアーク級ドライバー(以下、 X ドライバーと略配する)、1 6 は面景マトリッス、1 7 はバックライト手段である。前記10、11、12の回路はいずれも集積回路化されている。

特開昭 61-140296 (3)

男 2 図は、前記アクティブマトリクス被晶パネル 1 3 を、ドライバー内蔵アクティブマトリクス 被晶パネルとして構成した構成の行れたといる。 1 8 はTPTにて形成されたとドライバー、 1 9 及び 2 0 はTPTにて形成されたま ドライバー、 2 1 はTPT 2 2 等によって構成された 配気マトリクス、 2 3 はゲート線、 2 4 はデータ 観である。 Y ドライバー 1 8 はシフトレジスタ及びサンブルホルダーによって解放される。

本 3 図は、 数 1 図にかけるインターフェース回路の構成例を説明するためのブロック図である。
同図にかいて、 2 5、 2 6 はピアオ信号を液晶の結構で、 2 5 は交流反転回路、 2 6 は F (赤)、 0 (森)、 B (育) 組み合せ回路である。 2 7、 2 8、 2 9 は タイミング信号をドライバーの数 液晶パネル 用に変換する 微能を有し、 2 7 は X ドライバー用の クロック 信号を生成する X クロック 生成回路、 2 8 は X クロック 用のレベルンフォーであ

動するのは、液晶材料の劣化を防ぐためと、目に 見えるフリッカーを妨ぐためである。次に、液晶 区動用原色信号 39,40,41 は、R. O. B 組合 せ回路26にかいて、無4回旬の42に示す機な 1 水平走査期間(以下、1 H と略記する)ととに 配色が変えられたビデオ信用 43、44、45 に変換 され、液晶パネルに供給される。この様に、1日 ごとは配色を変えて放晶パネルを彫動するのは、 目に思ずる無像度を高める理由から液晶パネルに 設けるカラーフィルタの配色をある図に示す様に モザイク状としているためである。第5図にかい て、 4 6, 4 7, 4 8 は 液晶パネル内のビデオ 骨 母 綱 であり、それぞれに助述のビデオ信号 4 3. 4 4. 4 5 が供給される。被品パネル化設けたカラーフィル タを何5回のごとく配色せず、ストライブ状とす る場合、もしくは、白馬液晶パネルを採用する場 合には、前記R、O、B組合と回路は不要である。 年3回に示すインターフェイス回路に、タイミ ング生成回路11より伝送された基本タイミング 信号 4 9。 5 0、 5 1、 5 2 は、ドライバー内蔵アクテ

次に、主発明の動作を詳細に説明する。

第1回に示す電子ピューファイングーモジュー ル 代入力 された 祖 号 佚 像 信 号 5 0 は 、 色 信 号 処 理 回路 1 0 によって R, O, Bの原色信号 5 1 に位 調された後、インターフェース回路 1 2 に送られ る。一方、復号映像信号30は、タイミング信号 生成回路にかいて、液晶面像表示装置を駆動する のに是少限必要な着本的なタイミング信号52元 実換され、インターフェース回路 1 2 に送られる。 33は色復調に必要なパーストゲート信号である。 第3回に示すインターフェース回路に、第4回 6)の37に示す形で、色処理回路から伝送されて 台北原色信号 54, 35, 36 比。玄广、交流反应图 鮮 2 5 に かいて、 餌 4 図 (a) の 3 8 に示す 様な、 交 **弧反転された液晶表示体用の原色信号 59.40.** 41 化変換される。 寒 4 図にかいて、 TPRH、TPLO 、 TRはそれぞれ、1フレーム周期、 1フィールド周 期、1水平走査期間を扱わけ。放品表示体をフィ

ールド低に反転された58の様なビデオ信号で感

イブマトリクス液晶パネル風動用クロック信号 53, 54, 55, 56, 57, 58, 59, 60 化亚溴古 れる。その一例を貫 4 図 (6) 及び (0 に示す。 同図 の 4 9 及び 5 0 は、タイミング生成回路 1 1 より伝 送された基本タイミング信息であり、491117 ィールド周期の情報を有し、50は1水平過択期 間を決めるための情報を有する。これらの信号は 第2回に示すてアでによるエドライベー18を収 動するのに必要なレベル及び提幅の信号 5 8、5 9、 60 に変換されて前肥マドタイパー18に供給さ れる。マドライバー18において、信号58はシ フトレジスタのスタート信号として、信号59. 60 は転送クロックとして利用される。また、裏 4 図 (c) にかいて、 5 1、 5 2 は タ イ ミ ン グ 生 成 回 路 11より伝送された基本タイミング信号であり、 「信号51は水平走査の開始位置を失めるための情 難を有し、信号52はビデオ信号をサンブリング **するタイミングと間隔を決定するための情報を有** する。同図で、TBは1水平走変期間を、ビデオ信号 のサンプリング開闢を扱わけ。信号51、52は、

特開昭 61-140296 (4)

アクティブマトリクスパネルを構成するTFTは、多結晶シリコン又はアモルファスシリコン等により形成されるため、単結晶シリコンによるNOSPETに比較して特性が劣り、特にON抵抗が高い。このため、TFTで構成されたドライバーは、①シフトレジスタの動作し得る周波数が低い、②TFTによってクロックライン等の大きな容量

また、面像ディスプレイにフクティブマンリクス版品パネルを用いるため、 究態的には 10 mm ビャテ母展まで画素の 数細化が可能であり、高解 健産化が実現されるため、フォーカンング等ビューファインゲーとしての性能が向上する。 更に、 第4回回は、タイミング官号生成回路11によって生成されたタイミング信号64、交流反転回路25によって交流反転されたとデオ信号65及び1771によるドライバー18、19、20を駆動する信号66の電圧レベル及び振幅の関係の一例を示している。第1回にかけるすべての信号処理回路はドライバー内蔵パネル13の動作電圧で。以内の範囲に置せる。

(効果)

本発明の電子ピューファインダーは、色信号処

マトリクス方式で簡像を再現するため、CRIK 比べてひずみの少ない画面が得られる。

本発明によれば、以上述べたどとき多大な効果がもたらされる。

4. 図面の簡単な説明

第1回は、本発明の実施例を説明するためのブ ロック図。

第2回、第3回は、無1回にかける病成要素を 更に詳しく説明するための回。

第 4 図 (a). (b). (c). (d)は、本発明の実施例の動作を説明するための図。

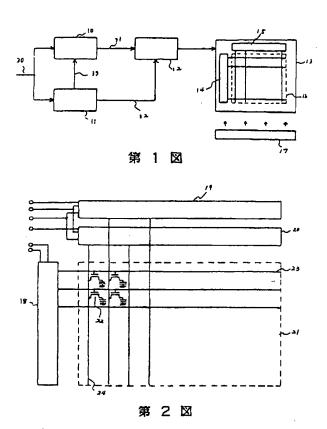
割 5 図は、同じく動作を説明するための図。 類 4 図 位)、(b) は従来の技術を説明するための図。 以 上

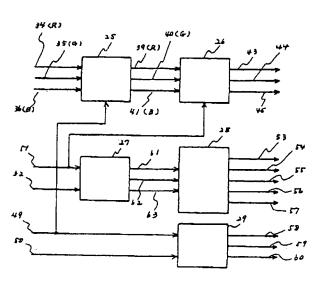
出超人 株式会社 諏訪祝工会

代厚人 弁理士 最 上

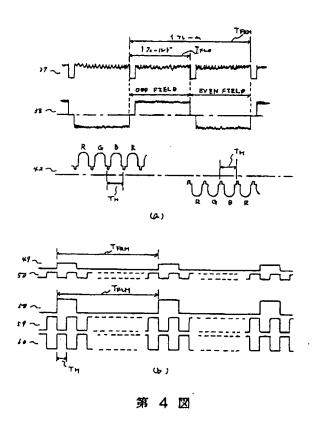


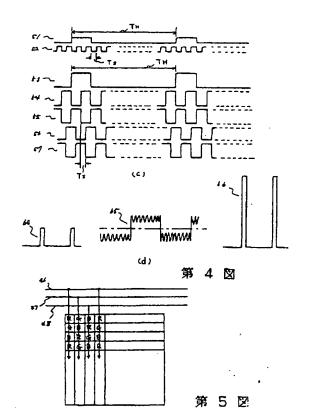
特開昭 61-140296 (5)



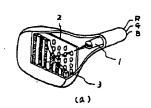


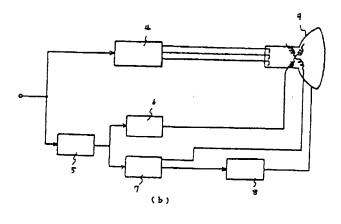
第 3 図





特開昭61-140296(6)





第 6 図